



**ГОСУДАРСТВЕННЫЙ СТАНДАРТ  
СОЮЗА ССР**

**МИКРОСХЕМЫ ИНТЕГРАЛЬНЫЕ  
ЦИФРОВЫХ УСТРОЙСТВ**

**ОСНОВНЫЕ ПАРАМЕТРЫ**

**ГОСТ 24460—80**

**Издание официальное**

**ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО СТАНДАРТАМ  
Москва**

Цена 3 коп.

**МИКРОСХЕМЫ ИНТЕГРАЛЬНЫЕ  
ЦИФРОВЫХ УСТРОЙСТВ****ГОСТ  
24460—80****Основные параметры**Integrated microcircuits for  
digital devices.  
Basic parameters**Взамен  
ГОСТ 19420—74  
(в части элементов  
арифметических и дискретных устройств)  
и ГОСТ 17447—72  
(в части пп. 5 и 6)**

62 3000

Постановлением Государственного комитета СССР по стандартам от 11 декабря 1980 г. № 5777 срок введения установлен

с 01.01.82**Несоблюдение стандарта преследуется по закону**

1. Настоящий стандарт распространяется на интегральные микросхемы цифровых устройств: регистры, счетчики (делители частоты), дешифраторы, шифраторы, сумматоры, полусумматоры, арифметическо-логические устройства (АЛУ), а также усилители индикации и схемы сопряжения с магистралью и устанавливает ряды и допускаемые сочетания значений основных электрических параметров для различных схемно-технологических вариантов изготовления при нормальных климатических условиях по ГОСТ 16962—71.

2. Допускаемые сочетания\* схемно-технологического исполнения и максимального значения среднего времени задержки распространения сигнала  $t_{зд,р,ср,мах}$ :

от информационного входа до информационного выхода на один разряд регистра;

от информационного входа до информационного выхода дешифратора, шифратора;

от счетного входа до информационного выхода на один разряд счетчика (делителя частоты);

от информационного входа до выхода суммы на один разряд сумматора, полусумматора, АЛУ должны соответствовать указанным в табл. 1.

\* В табл. 1—3 отмечены знаком «+», для вновь разрабатываемых микросхем знаком «X».



Таблица 1

Схемно-технологическое исполнение интегральных микросхем	Максимальное значение среднего времени задержки распространения $t_{зд,р,ср,мах}$ , нс																			
	0,25	0,40	0,63	1,0	1,6	2,5	4,0	6,3	10	16	25	40	63	100	160	250	400	630	1000	Св 1000
На основе эмиттерно- связанной логики	×	×	×	×	×	×	×	+	+	+										
На основе транзисторно- транзисторной логики					×	×	×	×	×	×	×	×	×	+	+	+	+	+		
На основе структур «металл — диэлектрик— полупроводник»								×	×	×	×	×	×	×	×	×	×	+	+	+

3. Число разрядов регистра должно выбираться из ряда: 4, 6, 8, 10, 12, 16, 18, 24, 32, далее выбираются по двоичному закону.

4. Число разрядов счетчика и фиксированный коэффициент деления делителя должны выбираться из ряда: 2, 4, 5, 6, 8, 10, 14, 16, 32, далее выбираться по двоичному закону.

5. Допускаемые сочетания числа информационных входов и выходов дешифратора и шифратора должны соответствовать указанным в табл. 2.

Таблица 2

Число входов	Число выходов								
	1	3	4	7	8	9	10	16	32
2	+		+						
3					+				
4	+			+	+		+	+	+
5					+			+	+
8	+	+	+					+	+
16	+		+						+

6. Число разрядов сумматора, полусумматора, АЛУ должно выбираться из ряда: 1, 2, 4, 8, 16, 32, 64.

7. Допускаемые сочетания значений основных параметров усилителей индикации должны соответствовать указанным в табл. 3.

Максимальное выходное напряжение $U_{\text{вых, max}}$ , В	Максимальный выходной ток $I_{\text{вых, max}}$ , мА					
	1	2	4	16	25	40
От 2,3 до 5,5 включ.				+		+
Св 5,5 » 15 »			+		+	+
» 15 » 30 »					+	+
» 30 » 60 »			+			
» 60 » 100 »		+				
» 100 » 300 »	+					

8. Максимальное значение выходного напряжения  $U_{\text{вых, max}}$  схемы сопряжения с магистралью должно выбираться из ряда: 2,5; 4,0; 5,0; 9,0; 15,0 В.

9. Допустимые отклонения от максимальных значений временных параметров, выходных напряжений и токов должны выбираться из ряда:  $\pm 5$ ;  $\pm 10$ ;  $\pm 15$ ;  $\pm 20$  %.

Редактор В. М. Лысенкина  
Технический редактор Л. Я. Митрофанова  
Корректор О. Я. Чернецова

Сдано в наб 16.11.87 Подп. в печ. 14.04.88 0,25 усл. п. л. 0,25 усл. кр.-отт. 0,17 уч.-изд. л.  
Тир 6000 Цена 3 коп.

Ордена «Знак Почета» Издательство стандартов, 123840, Москва, ГСП,  
Новопресненский пер., 3.  
Калужская типография стандартов, ул. Московская, 256. Зак 3224