



**ГОСУДАРСТВЕННЫЙ СТАНДАРТ  
СОЮЗА ССР**

---

**ЭЛЕМЕНТЫ ЛОГИЧЕСКИЕ  
ИНТЕГРАЛЬНЫХ МИКРОСХЕМ**

**ОСНОВНЫЕ ПАРАМЕТРЫ**

**ГОСТ 23622—79**

**Издание официальное**

**Цена 3 коп.**

**ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР ПО СТАНДАРТАМ**

**Москва**

ЭЛЕМЕНТЫ ЛОГИЧЕСКИЕ ИНТЕГРАЛЬНЫХ  
МИКРОСХЕМГОСТ  
23622-79

## Основные параметры

Logic elements of integrated circuits  
Basic parametersВзамен  
ГОСТ 17447-72  
в части п. 2

ОКП 62 3160

Постановлением Государственного комитета СССР по стандартам от 10 мая 1979 г. № 1660 срок введения установлен

с 01.01.81

## Несоблюдение стандарта преследуется по закону

1 Настоящий стандарт распространяется на логические элементы интегральных микросхем, предназначенные для цифровых вычислительных машин, устройств дискретной автоматики, и устанавливает допустимые сочетания значений среднего времени задержки распространения сигнала  $t_{зд\ p\ ср}$  и средней потребляемой мощности в статическом режиме  $P_{пот\ ср}$ .

2. Допустимые сочетания параметров  $t_{зд\ p\ ср}$  и  $P_{пот\ ср}$  вновь разрабатываемых логических элементов И—НЕ (ИЛИ—НЕ) интегральных микросхем различных схемно-технологических вариантов изготовления должны соответствовать указанным в табл. 1.

Таблица 1

Среднее время задержки распространения сигнала, $t_{зд\ p\ ср}$ нс	Средняя потребляемая мощность в статическом режиме, $P_{пот\ ср}$ , мВт
До 0,5 включ	Не нормируется
Св 0,5 до 1,0 включ	До 25 включ.
» 1,0 » 5,0 »	» 20 »
От 10 » 25 »	» 5 »
Св 25 » 100 »	» 0,0006 »

## Примечания

1 Сочетания параметров, приведенных в табл. 1, определяются при эквиваленте нагрузки, соответствующем коэффициенту разветвления по выходу, выбираемому из ряда 5, 10, 25, и емкости нагрузки, выбираемой из ряда 15, 50 пФ

2 Для микросхем со средним временем задержки распространения сигнала менее 5 нс допускается вместо эквивалента нагрузки использовать согласованный тракт измерителя с волновым сопротивлением 50 Ом

Издание официальное

Перепечатка воспрещена



Переиздание Октябрь 1987 г

© Издательство стандартов, 1988

3. Допустимые сочетания параметров  $t_{зд\ p.ср}$  и  $P_{пот.ср}$  изготавливаемых и модернизируемых логических элементов И—НЕ (ИЛИ—НЕ) интегральных микросхем различных схемно-технологических вариантов изготовления должны соответствовать указанным в табл 2

Таблица 2

Среднее время задержки распространения сигнала, $t_{зд\ p.ср}$ , нс	Средняя потребляемая мощность в статическом режиме, $P_{пот\ ср}$ , мВт
От 2,5 до 10,0 включ	От 25 до 65 включ
Св 10,0 » 60,0 »	» 2 » 25 »
От 80,0 » 200,0 »	» 0,0002 » 0,0008 »

Примечание Сочетания параметров, приведенных в табл 2, определяются при эквиваленте нагрузки, соответствующем коэффициенту разветвления по выходу, выбираемому из ряда 4, 6, 8, 10, 15, 20, 25, 30, 100, и емкости нагрузки, выбираемой из ряда 15, 20, 30, 40, 50 пФ

Редактор *М А Глазунова*  
 Технический редактор *Э В Митяй*  
 Корректор *М М Герасименко*

Сдано в наб 11 01 88 Подп в печ 15 04 88 0,25 усл п л 0 25 усл кр-отт 0,11 уч-изд л  
 Тираж 4000 Цена 3 коп

Ордена «Знак Почета» Издательство стандартов, 123840 Москва, ГСП  
 Новопресненский пер д 3  
 Вильнюсская типография Издательства стандартов ул Даряус и Гирено 39 Зак 281